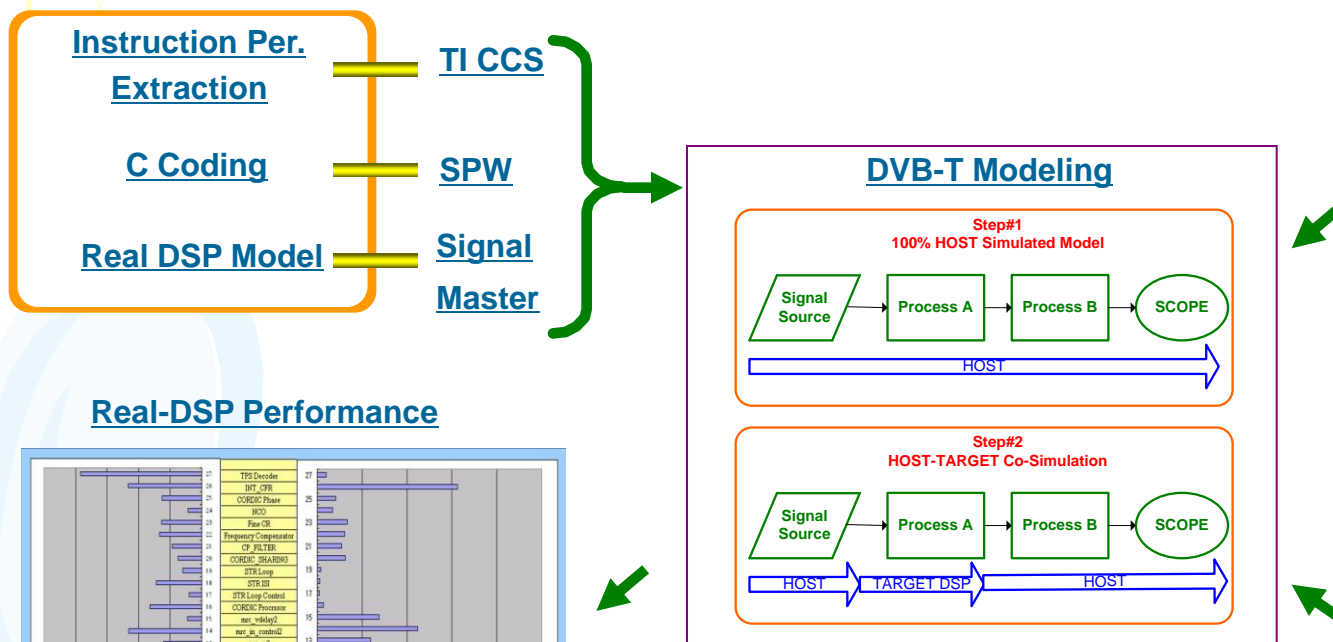


OFDM 방식의 DVB-T 수신 시스템의 Software 구현

- 과제명 : OFDM의 DVB-T 수신 시스템의 재사용 효율을 높이기 위한 설계 방법에 관한 연구
- 주관기관 : 성균관대학교 (정보통신공학부 설계자동화연구실)
- 최종제품의 개요 : 이 연구과제는 내장형 시스템의 설계를 준비하기 위해, 그 중 소프트웨어로 구동되는 부분에 대해 기존에 하드웨어 모델로 구성된 응용 대상을 소프트웨어 모델로 변환하고, 보다 효율적으로 디버깅을 수행하기 위한 방법의 개발을 목표로 하였다. 따라서 SPW™의 고정 소수점 모델로 개발된 구조에 대하여 DSP를 통해 처리될 수 있도록 프로그램 코드를 대상 DSP에서 구동 하였으며, 직접 작성된 프로그램 코드에 대하여 SPW™ 상에서 기존의 고정 소수점 모델과 성능을 비교 하였다.

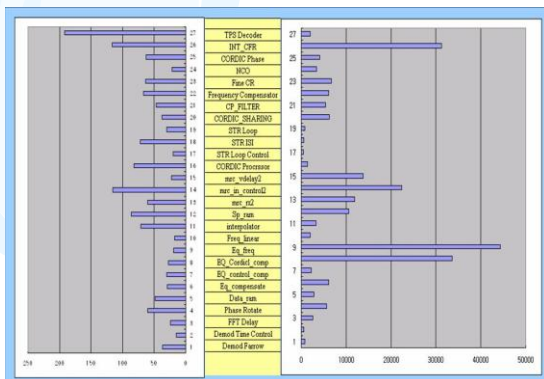
Mode Creation Process



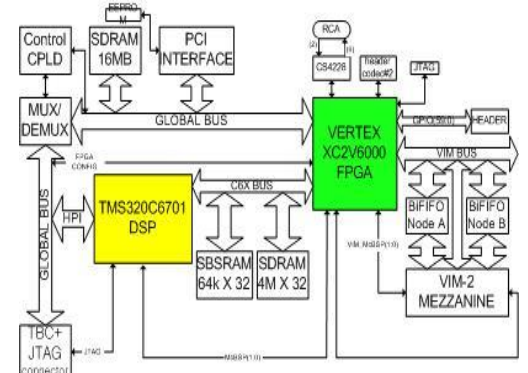
SPW DVB-T Model



Real-DSP Performance



Real-DSP Co-Sim Board



주요기능 및 특징 :

- 대상 OFDM system 개요.
 - Mapping : QPSK, 16/64 QAM
 - Guard Interval : 1/4, 1/8, 1/16, 1/32
 - FFT size : 2K, 8K mode
 - Frequency domain equalization : 16 pilot interpolation
 - Base band clock : ~10MHz.
- Real DSP 시스템 개요 및 설정
 - Texas Instrument's TMS320C6701 DSP, 150 MHz clock, up-to 166MHz (166 MIPS, 1.0 GFlops peak)
 - 32 bits floating-point architecture, 32 bits addressing
 - 16MB SDRAM : MAP0/1

기대효과 :

- 목표 시스템의 제안된 알고리즘에 대하여 설계 및 검증 기간의 단축
- 효율적인 구조 생성에 따른 최적화된 시스템을 구현할 수 있는 기반 마련
- 적용된 알고리즘의 유연한 수정과 소프트웨어적인 디버깅이 용이한 형태의 신호처리 칩 개발